

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-308781

(43)Date of publication of application : 31.10.2003

(51)Int.Cl.

H01J 9/44
H01J 11/02

(21)Application number : 2002-114675

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 17.04.2002

(72)Inventor : DATE KENJI

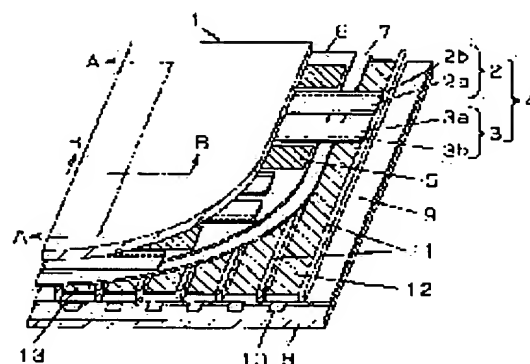
(54) AGING METHOD FOR PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an aging method for manufacturing a plasma display panel with low manufacturing cost and low electric power without degrading an aging effect.

SOLUTION: For promoting sputtering of an MgO film 7 as a protective film over a dielectric layer 6 on scanning electrodes 2 of the plasma display panel, the magnitude of an aging voltage applied to the scanning electrodes 2 without having influence on the sputtering is set smaller than the magnitude of an aging voltage applied to sustaining electrodes 3 to reduce electric power for aging the scanning electrodes 2.

- | | |
|-------------|----------|
| 1 表面側の基板 | 7 MgO膜 |
| 2 走査電極 | 8 許可側の基板 |
| 3 維持電極 | 9 絶縁体層 |
| 2a, 3a 示明電極 | 11 データ電極 |
| 2b, 3b 母線 | 11 隔壁 |
| 4 表示電極 | 12 蛍光体層 |
| 5 示明層 | 13 成電セル |
| 6 絶縁体層 | |



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

(11)特許出願公開番号
特開2003-308781
(P2003-308781A)

(43)公開日 平成15年10月31日(2003.10.31)

(51) Int.Cl.'

識別記号

F I

テーマト* (参考)

H O 1 J 9/44
11/02

H O 1 J 9/44
11/02

A 5C012
Z 5C040

審査請求 未請求 請求項の数6 O.L (全7頁)

(21)出願番号 特願2002-114675(P2002-114675)

(22) 出願日 平成14年4月17日(2002.4.17)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 伊達 健二

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100063059

弁理士 鬼頭 敏夫

Fターム(参考) 50012 AA09 VV02

50040 FA01 FA04 GB03 GB14 JA24

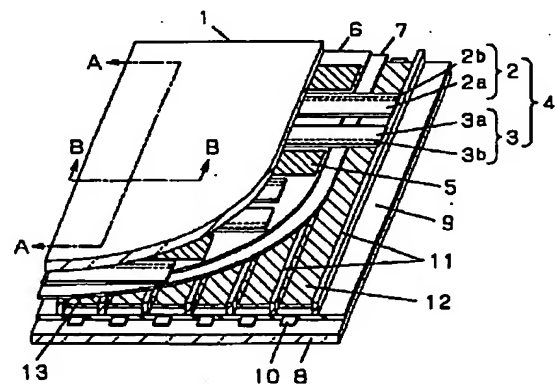
(54)【発明の名称】 プラズマディスプレイパネルのエイジング方法

(57) 【要約】

【課題】 製造コストの安いプラズマディスプレイパネルを製造するため、エージング効果を損なうことなく低電力でエージングを行う方法を提供する。

【解決手段】 プラズマディスプレイパネルの走査電極2上の誘電体層6の保護膜であるMgO膜7のスパッタを進行させるため、スパッタに影響を与えない走査電極2に印加するエージング電圧の高さを維持電極3に印加するエージング電圧の高さよりも低くし、走査電極2のエージングに要する電力を削減する。

1	表面側の基板	7	MgO膜
2	定電電極	8	背面側の基板
3a, 3b	維持電極	9	絶縁体層
2a, 3b	透明電極	10	データ電極
4	母線	11	隔壁
5	表示電極	12	発光体層
6	遮光層	13	放電セル
	誘電体層		



【特許請求の範囲】

【請求項1】 表面側の基板には、走査電極と維持電極とで対をなすストライプ状の表示電極と、前記走査電極と維持電極を覆う誘電体層と、前記誘電体層の保護膜とが形成され、前記表面側の基板と対向配置された背面側の基板には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエージング電圧の高さに差をつけるプラズマディスプレイパネルのエージング方法。

【請求項2】 走査電極に印加するエージング電圧の高さを維持電極に印加するエージング電圧の高さよりも低くした請求項1に記載のプラズマディスプレイパネルのエージング方法。

【請求項3】 表面側の基板には、走査電極と維持電極とで対をなすストライプ状の表示電極と、前記走査電極と維持電極を覆う誘電体層と、前記誘電体層の保護膜とが形成され、前記表面側の基板と対向配置された背面側の基板には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエージング電圧を、印加ON当初が高く、印加OFFに向けて順次低くなっていく波形の電圧としたプラズマディスプレイパネルのエージング方法。

【請求項4】 走査電極および維持電極に交互に印加するエージング電圧を階段状波とした請求項3に記載のプラズマディスプレイパネルのエージング方法。

【請求項5】 走査電極および維持電極に交互に印加するエージング電圧を鋸歯状波とした請求項3に記載のプラズマディスプレイパネルのエージング方法。

【請求項6】 請求項3あるいは請求項4あるいは請求項5に記載のエージング電圧の高さを、維持電極に印加するエージング電圧よりも走査電極に印加するエージング電圧を低くしたプラズマディスプレイパネルのエージング方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、視認性に優れた薄型表示デバイスとしてテレビジョン受像機等に使用されるAC型で面放電型のプラズマディスプレイパネルのエージング方法に関するものである。

【0002】

【従来の技術】従来からプラズマディスプレイパネルには、大別して駆動的にはAC型とDC型があり、放電形式では面放電型と対向放電型の2種類があるが、高精細度、大画面化および製造の簡便性から、現状ではAC型で面放電型のプラズマディスプレイパネルが主流を占めるようになってきている。

【0003】プラズマディスプレイパネルの製造は、まず、ガラス基板上に電極や隔壁等となる各種の凸部を形成して表面パネルと裏面パネルを製造し、両パネルを対向させた後、周囲をシールしてその内部に不活性ガスを封入する。そして、最後に制御回路やシャーシを組み立ててプラズマディスプレイパネルを完成する。

【0004】以下、一般的なAC型で面放電型のプラズマディスプレイパネルの構成を図面を用いて説明する。図1はプラズマディスプレイパネルの構成斜視図、図2は図1のA-A線における断面図、図3は図1のB-B線における断面図であり、ガラス基板等の透明な表面側の基板1上には、走査電極2と維持電極3とで対をなすストライプ状の表示電極4が複数対形成され、そして表面側の基板1上の隣り合う表示電極4間には遮光層5が配置形成されている。この走査電極2および維持電極3は、それぞれ透明電極2a、3aおよびこの透明電極2a、3aに電気的に接続された銀等の母線2b、3bとから構成されている。また、前記表面側の基板1には、前記複数対の電極群を覆うように電荷をためる誘電体層6が形成され、その誘電体層6上には保護膜および2次電子放出膜として働くMgO膜7が形成されている。

【0005】また、前記表面側の基板1に対向配置される背面側の基板8上には、走査電極2および維持電極3の表示電極4と直交する方向に、絶縁体層9で覆われた複数のストライプ状のデータ電極10が形成されている。このデータ電極10間の絶縁体層9上には、データ電極10と平行にストライプ状の複数の隔壁11が配置され、隣接する隔壁11間において、隔壁11の側面および絶縁体層9の表面に蛍光体層12が設けられている。

【0006】これらの表面側の基板1と背面側の基板8とは、走査電極2および維持電極3とデータ電極10とが直交するように、微小な放電空間を挟んで対向配置されるとともに、周囲が封止され、そして前記放電空間には、ヘリウム、ネオン、アルゴン、キセノンのうちの一種または混合ガスが放電ガスとして封入されている。また、放電空間は、隔壁11によって複数の区画に仕切ることにより、表示電極4とデータ電極10との交点が放電セル13となり、それら複数の放電セル13の内、データ電極10によって選択された放電セル13において、最初、表示電極4とデータ電極10との間に規模の小さい書込放電が生じ、その後、走査電極2および維持電極3間に主放電が生じてプラズマディスプレイパネルのディスプレイ表示が行われる。

【0007】また、その各放電セル13には、赤色、緑色および青色となるように蛍光体層12が一色ずつ順次配置され、各放電セル13間は遮光層5によって覆われており、放電セル13の位置以外の放電は外部から見えない。

【0008】上記構成のプラズマディスプレイパネル

は、実駆動に先立ちエージングとして、走査電極2と維持電極3に交互に実駆動より高い電圧を印加して放電を起こし、パネル管内の活性化を行うことで、実駆動時における駆動電圧の低下と、パネル全面を安定に放電させることを図っている。

【0009】上記エージングによってパネル管内を活性化させるということは、水を吸収してその表面に水和物の膜ができ易く、また、その膜形成からパネル完成までの製造工程で異物や不純ガスを吸着し易いため、2次電子放出性が悪化するMgO膜7を、エージングの放電による陽イオンが電極に衝突して起こるスパッタ現象で清浄化することである。

【0010】プラズマディスプレイパネルにおいて、MgO膜7が放出する2次電子は走査電極2と維持電極3間に生じる放電を誘発する源であり、これが汚染されて2次電子を放出できない場合は、プラズマディスプレイパネルの駆動電圧が高くなり、パネル面内で放電の強さにばらつきが生じ、パネル全面を安定に放電させることができなくなるといった問題が生じる。

【0011】上記のように、プラズマディスプレイパネルは実駆動に先立ちエージング工程が必要であるにも拘わらず、従来は、エージングを行うために、走査電極2と維持電極3に交互に印加するエージング電圧は実駆動より高く、図9のエージング電圧波形図に示すように、走査電極2に印加する電圧(a)と維持電極3に印加する電圧(b)が同電位であり、印加する電圧はパネル完全点灯電圧より数十V上に設定され、データ電極10は接地されており、エージング工程を行うために、多大な時間と電力を消費してしまう。

【0012】低電力エージングを行うために、簡易的に印加電圧を下げてエージングを行うことも可能であるが、印加電圧を低電圧にすることで放電強度が弱まり、エージング効果も低下し、エージング不足を補うためには長時間のエージングを必要とする。

【0013】

【発明が解決しようとする課題】以上のように、プラズマディスプレイパネルの製造において、実駆動に先立ち必要とするエージング工程には、従来は、多大な時間と電力を消費し、プラズマディスプレイパネルの製造コストが高くなるという問題があった。

【0014】本発明は上記の課題を解決するもので、製造コストの安いプラズマディスプレイパネルを製造するため、エージング効果を損なうことなく低電力でエージングを行う方法を提供するものである。

【0015】

【課題を解決するための手段】上記の課題を解決するために、本発明は、表面側の基板上には、走査電極と維持電極とで対をなすストライプ状の表示電極と、前記走査電極と維持電極を覆う誘電体層と、前記誘電体層の保護膜とが形成され、前記表面側の基板と対向配置された背面側の基板上には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエージング電圧の高さに差をつけるプラズマディスプレイパネルのエージング方法であり、製造コストの安いプラズマディスプレイパネルを製造するため、エージング効果を損なうことなく低電力でエージングを行うことができるものである。

面側の基板上には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエージング電圧の高さに差をつけるプラズマディスプレイパネルのエージング方法であり、製造コストの安いプラズマディスプレイパネルを製造するため、エージング効果を損なうことなく低電力でエージングを行うことができるものである。

【0016】

【発明の実施の形態】本発明の請求項1に記載の発明は、表面側の基板上には、走査電極と維持電極とで対をなすストライプ状の表示電極と、前記走査電極と維持電極を覆う誘電体層と、前記誘電体層の保護膜とが形成され、前記表面側の基板と対向配置された背面側の基板上には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエージング電圧の高さに差をつけるプラズマディスプレイパネルのエージング方法であり、走査電極および維持電極に交互に印加するエージング電圧の高さに差をつけることにより、走査電極および維持電極の何れか一方のエージング電力を削減し、全体としてエージング電力の低電力化になるという作用を有する。

【0017】本発明の請求項2に記載の発明は、走査電極に印加するエージング電圧の高さを維持電極に印加するエージング電圧の高さよりも低くした請求項1に記載のプラズマディスプレイパネルのエージング方法であり、走査電極に印加するエージング電圧の高さを維持電極に印加するエージング電圧の高さよりも低くすることにより、走査電極上の誘電体層の保護膜のスパッタが進行するという作用を有する。

【0018】本発明の請求項3に記載の発明は、表面側の基板上には、走査電極と維持電極とで対をなすストライプ状の表示電極と、前記走査電極と維持電極を覆う誘電体層と、前記誘電体層の保護膜とが形成され、前記表面側の基板と対向配置された背面側の基板上には絶縁体層で覆われたストライプ状のデータ電極が形成され、前記表示電極とデータ電極の交点が放電セルとなるプラズマディスプレイパネルのエージング方法において、走査電極および維持電極に交互に印加するエージング電圧を、印加ON当初が高く、印加OFFに向けて順次低くなっていく波形の電圧としたプラズマディスプレイパネルのエージング方法であり、エージング電圧を、印加ON当初が高く、印加OFFに向けて順次低くなっていく波形の電圧としたことにより、エージング放電に影響しないエージング電圧の後半部分が低くなりエージング電力の低電力化になるという作用を有する。

【0019】本発明の請求項4に記載の発明は、走査電

極および維持電極に交互に印加するエージング電圧を階段状波とした請求項3に記載のプラズマディスプレイパネルのエージング方法であり、エージング電圧を階段状波とすることにより、エージング放電に影響しないエージング電圧の後半部分が低くなりエージング電力の低電力化になるという作用を有する。

【0020】本発明の請求項5に記載の発明は、走査電極および維持電極に交互に印加するエージング電圧を鋸歯状波とした請求項3に記載のプラズマディスプレイパネルのエージング方法であり、エージング電圧を鋸歯状波とすることにより、エージング放電に影響しないエージング電圧の後半部分が低くなりエージング電力の低電力化になるという作用を有する。

【0021】本発明の請求項6に記載の発明は、請求項3あるいは請求項4あるいは請求項5に記載のエージング電圧の高さを、維持電極に印加するエージング電圧よりも走査電極に印加するエージング電圧を低くしたプラズマディスプレイパネルのエージング方法であり、エージング放電に影響しないエージング電圧の後半部分が低くなりエージング電力の低電力化になるとともに、走査電極上の誘電体層の保護膜のスパッタが進行するという作用を有する。

【0022】以下、本発明の実施の形態について図面を参照しながら説明する。

【0023】（実施の形態1）プラズマディスプレイパネルを、実駆動に先立ち低電力でエージングを行う方法の実施の形態1の方法は、前記図1のプラズマディスプレイパネルの構成斜視図および図2、図3の断面図に示す走査電極2および維持電極3に印加するエージング電圧の高さに差をつける方法である。

【0024】エージング不足の症状としては、実駆動においてプラズマディスプレイパネルに必要な電圧をかけても点灯しない部分が生じるということであり、その原因は実駆動の最初、走査電極2とデータ電極10との間に生じる書込放電が十分に起こらず、書込不良が生じるためであり、その書込不良は、エージング放電でMgO膜7のスパッタが進んでいないからであると考えられる。

【0025】事実、書込不良が起こっているプラズマディスプレイパネルの解析を進めると、走査電極2上のMgO膜7の状態と維持電極3上のMgO膜7の状態に差があり、エージングの放電により走査電極2上のMgO膜7のスパッタが進んでいないと書込不良が起こり易いが、エージングの放電による維持電極3上のMgO膜7のスパッタが進んでいなくても書込不良が起こらないことが分かった。

【0026】そこで、本実施の形態1による低電力エージング方法は、走査電極2上のMgO膜7のスパッタは従来通り行い、維持電極3上のMgO膜7のスパッタを弱くしても、実駆動において書込不良が起こらないこと

に基づいて、維持電極3に印加する電圧は従来通りとし、走査電極2に印加する電圧を下げることでエージングの低電力化を行うものである。

【0027】なお、上記の場合、維持電極3に従来通りの電圧が印加され放電が発生すると、陽イオンが走査電極2に衝突し、走査電極2上のMgO膜7のスパッタが進行する。このように、スパッタは逆の電極に電圧が印加された時に進むものである。

【0028】従って、本実施の形態1による低電力エージング方法において、走査電極2および維持電極3に交互に印加するエージング電圧は、図4の電圧波形図に示すように、走査電極2に印加する矩形波(a)は完全点灯時電圧よりも数V上に設定され、維持電極3に印加する矩形波(b)は走査電極2に印加する矩形波(a)よりも数十V上に設定されている。なお、データ電極10は接地されている。

【0029】これにより、走査電極2上のMgO膜7のスパッタが進行し、従来通りのエージング効果があり、スパッタが進行しなくても、実駆動において書込不良が起こらない維持電極3のエージングを抑えることで、全体としてエージング電力の低電力化を達成している。

【0030】（実施の形態2）プラズマディスプレイパネルを、実駆動に先立ち低電力でエージングを行う方法の実施の形態2の方法は、前記図1のプラズマディスプレイパネルの構成斜視図および図2、図3の断面図に示す走査電極2および維持電極3に印加するエージング電圧を、印加ON当初を高くし、その後、印加OFFに向けて順次低くしていく方法である。

【0031】従来、走査電極2および維持電極3に印加するエージング電圧はON状態にある時は常に一定の電圧がかかっているが、エージング放電はエージング電圧の波形立上り直後に強い放電が発生し、その後は微弱な放電が起こるか、もしくは放電を発生していない。つまり、エージング電圧は波形立上り直後に高い電圧が必要であるが、その後印加OFFに至るまで電圧を高くしておく必要はないということである。

【0032】従って、本実施の形態2による低電力エージング方法において、走査電極2および維持電極3に交互に印加するエージング電圧は、図5の電圧波形図に示すように、走査電極2に印加する電圧(a)も維持電極3に印加する電圧波(b)もともに、印加ON当初を高く、その後、印加OFFに向けて順次低くなっていく階段状波となっている。なお、データ電極10は接地されている。

【0033】このように、走査電極2および維持電極3に交互に印加するエージング電圧を階段状波とし、エージング放電に影響しない後半部分を低くすることでエージング電力の低電力化を達成している。

【0034】（実施の形態3）プラズマディスプレイパネルを、実駆動に先立ち低電力でエージングを行う方法

の実施の形態3の方法は、前記実施の形態2における図5の電圧波形図に示す階段状波に代えて、図6の電圧波形図に示すように、走査電極2に印加する電圧(a)と維持電極3に印加する電圧(b)を、印加ON当初を高く、その後、印加OFFに向けて順次低くなっていく鋸歯状波としている。なお、データ電極10は接地されている。

【0035】このように、走査電極2および維持電極3に交互に印加するエージング電圧を鋸歯状波とし、エージング放電に影響しない後半部分を低くすることでエージング電力の低電力化を達成している。

【0036】(実施の形態4)プラズマディスプレイパネルを、実駆動に先立ち低電力でエージングを行う方法の実施の形態4の方法は、前記実施の形態1および実施の形態2の考えを組み合わせ、図7の電圧波形図に示すように、走査電極2に印加する電圧(a)と維持電極3に印加する電圧(b)を、印加ON当初を高く、その後、印加OFFに向けて順次低くなっていく階段状波とし、さらに、維持電極3に印加する階段状波(b)は走査電極2に印加する階段状波(a)よりも数十V上に設定されている。なお、データ電極10は接地されている。

【0037】このように、走査電極2および維持電極3に交互に印加するエージング電圧を階段状波とし、かつ、維持電極3に印加する階段状波(b)を走査電極2に印加する階段状波(a)よりも数十V上に設定することにより、エージング放電に影響しない後半部分を低くするとともに実駆動において書込不良が起こらない維持電極3のエージングを抑えることで、全体としてエージング電力の低電力化を達成している。

【0038】(実施の形態5)プラズマディスプレイパネルを、実駆動に先立ち低電力でエージングを行う方法の実施の形態5の方法は、前記実施の形態1および実施の形態3の考えを組み合わせ、図8の電圧波形図に示すように、走査電極2に印加する電圧(a)と維持電極3に印加する電圧(b)を、印加ON当初を高く、その後、印加OFFに向けて順次低くなっていく鋸歯状波とし、さらに、維持電極3に印加する鋸歯状波(b)は走査電極2に印加する鋸歯状波(a)よりも数十V上に設定されている。なお、データ電極10は接地されている。

【0039】このように、走査電極2および維持電極3に交互に印加するエージング電圧を鋸歯状波とし、かつ、維持電極3に印加する鋸歯状波(b)を走査電極2

に印加する鋸歯状波(a)よりも数十V上に設定することにより、エージング放電に影響しない後半部分を低くするとともに実駆動において書込不良が起こらない維持電極3のエージングを抑えることで、全体としてエージング電力の低電力化を達成している。

【0040】

【発明の効果】以上のように、本発明のプラズマディスプレイパネルのエージング方法によれば、低電力のエージングが可能となり、しかも、その低電力エージングを行ったプラズマディスプレイパネルは実駆動においてパネル面内で放電の強さにばらつきがなく、パネル全面で安定した放電が得られるという効果がある。

【図面の簡単な説明】

【図1】プラズマディスプレイパネルの構成斜視図

【図2】図1のA-A線における断面図

【図3】図1のB-B線における断面図

【図4】本発明の実施の形態1におけるプラズマディスプレイパネルのエージング方法のエージング電圧波形図

【図5】本発明の実施の形態2におけるプラズマディスプレイパネルのエージング方法のエージング電圧波形図

【図6】本発明の実施の形態3におけるプラズマディスプレイパネルのエージング方法のエージング電圧波形図

【図7】本発明の実施の形態4におけるプラズマディスプレイパネルのエージング方法のエージング電圧波形図

【図8】本発明の実施の形態5におけるプラズマディスプレイパネルのエージング方法のエージング電圧波形図

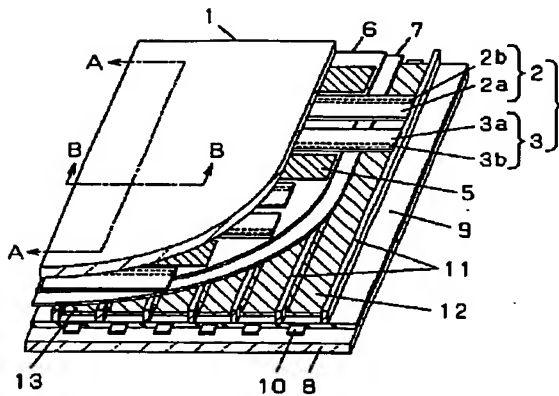
【図9】従来のプラズマディスプレイパネルのエージング方法のエージング電圧波形図

【符号の説明】

- 1 表面側の基板
- 2 走査電極
- 3 維持電極
- 2a, 3a 透明電極
- 2b, 3b 母線
- 4 表示電極
- 5 遮光層
- 6 誘電体層
- 7 MgO膜
- 8 背面側の基板
- 9 絶縁体層
- 10 データ電極
- 11 隔壁
- 12 蛍光体層
- 13 放電セル

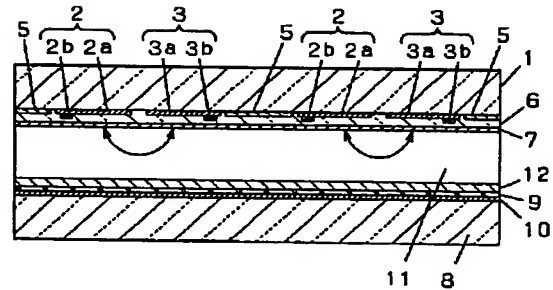
【図1】

- | | |
|-------------|----------|
| 1 表面側の基板 | 7 MgO膜 |
| 2 走査電極 | 8 背面側の基板 |
| 3 維持電極 | 9 絶縁体層 |
| 2a, 3a 透明電極 | 10 データ電極 |
| 2b, 3b 母線 | 11 隔壁 |
| 4 表示電極 | 12 蛍光体層 |
| 5 遮光層 | 13 放電セル |
| 6 誘電体層 | |



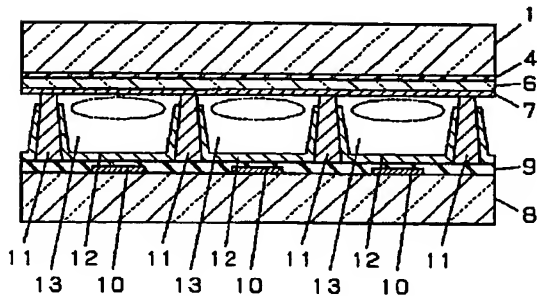
【図2】

- | | |
|-------------|----------|
| 1 表面側の基板 | 7 MgO膜 |
| 2 走査電極 | 8 背面側の基板 |
| 3 維持電極 | 9 絶縁体層 |
| 2a, 3a 透明電極 | 10 データ電極 |
| 2b, 3b 母線 | 11 隔壁 |
| 5 遮光層 | 12 蛍光体層 |
| 6 誘電体層 | |

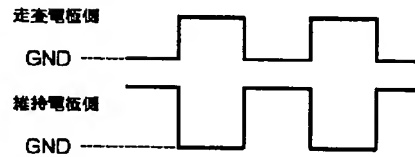


【図3】

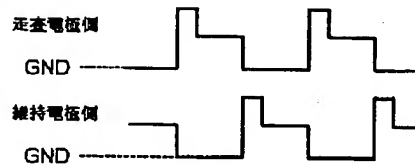
- | |
|----------|
| 1 表面側の基板 |
| 4 表示電極 |
| 6 誘電体層 |
| 7 MgO膜 |
| 8 背面側の基板 |
| 9 絶縁体層 |
| 10 データ電極 |
| 11 隔壁 |
| 12 蛍光体層 |
| 13 放電セル |



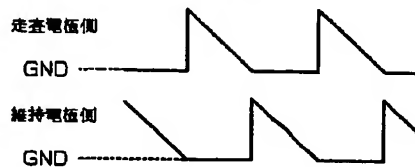
【図4】



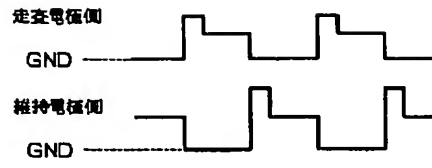
【図5】



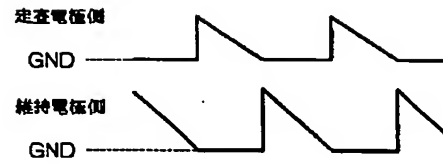
【図6】



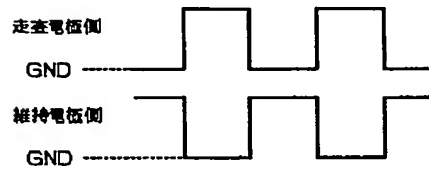
【図7】



【図8】



【図9】



THIS PAGE BLANK (USPTO)